

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-018078

(43)Date of publication of application : 22.01.1999

(51)Int.Cl.

H04N 7/24
H04N 5/907

(21)Application number : 09-162429

(71)Applicant : SONY CORP

(22)Date of filing : 19.06.1997

(72)Inventor : KODAMA YASUMASA
KONDO TAKANOBU

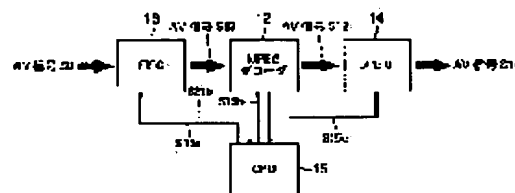
(54) DEVICE AND METHOD FOR PROCESSING VIDEO SIGNAL

(57)Abstract:

PROBLEM TO BE SOLVED: To stably output high quality images, while suppressing deterioration in picture quality in the case of FIFO overflow to a minimum by continuously outputting a video signal decoding a picture immediately before the picture of a video signal destroyed by overflow.

SOLUTION: When it is detected that a signal S21b inputted from a FIFO memory 13 shows an overflow, a CPU 15 specifies the picture destroyed by overflow. Based on this destruction specified picture and the number of a picture under decoding at an MPEG decoder 12, the CPU 15

outputs a control signal S15c showing freeze to a memory 14. Specifically, the CPU 15 stores and holds a frame decoding the picture preceding to the destruction specified picture in the memory 14, based on the control signal S15c showing freeze, and the memory 14 is controlled so as to continuously output an AV signal S14 of this frame.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-18078

(43) 公開日 平成11年(1999) 1月22日

(51) Int.Cl.⁸

H 0 4 N 7/24
5/907

識別記号

F I

H 0 4 N 7/13
5/907

Z
B

審査請求 未請求 請求項の数 9 O L (全 6 頁)

(21) 出願番号 特願平9-162429

(22) 出願日 平成9年(1997) 6月19日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 児玉 安正

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 近藤 貴信

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

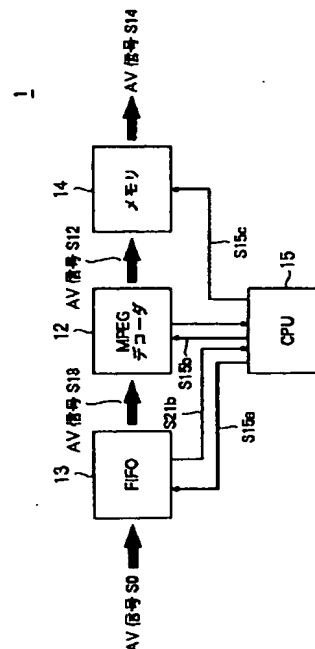
(74) 代理人 弁理士 佐藤 隆久

(54) 【発明の名称】 映像信号処理装置およびその方法

(57) 【要約】

【課題】 デコーダの前段のF I F Oがオーバーフローした場合でも、画像の劣化を最小限に押さえられる映像信号処理装置を提供する

【解決手段】 映像信号S0を記憶し、映像信号S0を入力順に読み出して出力するF I F Oメモリ13と、F I F Oメモリ13のオーバーフローを検出する手段と、F I F Oメモリ13から出力された映像信号S13を復号するMPEGデコーダ12と、復号された映像信号S12を入力して記憶し、制御信号S15cに基づいて、記憶された映像信号を入力された順序で読み出して順次出力するか、あるいは、同一の映像信号を継続して出力するメモリ14と、オーバーフローが検出されたときに、当該オーバーフローの影響を受けていない同一の映像信号を継続して出力することを指示する制御信号S15cをメモリ14に出力するCPU15とを有する。



【特許請求の範囲】

【請求項1】入力した映像信号を記憶し、当該記憶した映像信号を前記入力順に読み出して出力する第1の記憶手段と、

前記第1の記憶手段にオーバーフローが発生したか否かを検出するオーバーフロー検出手段と、

前記第1の記憶手段から出力された映像信号を復号する復号手段と、

前記復号された映像信号を入力して記憶し、制御信号に基づいて、記憶された映像信号を出力する第2の記憶手段と、

前記オーバーフロー検出手段の検出結果に基づいて、オーバーフローが発生したときに、当該オーバーフローの影響を受けていない同一の映像信号を継続して出力することを指示し、オーバーフローが発生していないときに、記憶された映像信号を前記入力された順序で読み出して順次出力することを指示する前記制御信号を前記第2の記憶手段に出力する制御手段とを有する映像信号処理装置。

【請求項2】前記制御手段は、前記オーバーフローが発生したときに、当該オーバーフローによって破綻した映像信号のピクチャの直前のピクチャを復号した映像信号を継続して出力することを指示する前記制御信号を前記第2の記憶手段に出力する請求項1に記載の映像信号処理装置。

【請求項3】復号前の前記映像信号に含まれる複数のピクチャのそれぞれに、復号後に表示する順序を示す表示番号データが付されており、

前記第1の記憶手段に入力された映像信号のピクチャの表示番号データを読み取る読み取り手段をさらに有し、前記制御手段は、前記読み取られた表示番号データおよび前記オーバーフロー検出手段の検出結果から、オーバーフローによって破綻したピクチャを特定し、当該特定されたピクチャが前記復号手段における復号に与える影響が無くなるまで同一の映像信号を継続して出力することを指示する制御信号を前記第2の記憶手段に出力する請求項1に記載の映像信号処理装置。

【請求項4】前記制御手段は、前記特定されたピクチャが前記復号手段における復号に与える影響が無くなると、記憶された映像信号を前記入力された順序で読み出して順次出力することを指示する制御信号を前記第2の記憶手段に出力する請求項3に記載の映像信号処理装置。

【請求項5】前記復号手段は、入力された映像信号に含まれるピクチャを他のピクチャを参照して復号し、前記オーバーフローが検出されると、当該オーバーフローによって破綻したピクチャから影響を受ける復号結果を破棄する請求項1に記載の映像信号処理装置。

【請求項6】前記オーバーフロー検出手段は、前記第1の記憶手段に入力された映像信号に含まれるピクチャの

数から、前記第1の記憶手段から出力された映像信号に含まれるピクチャの数を減算した減算値から求められる前記第1の記憶手段に記憶されている映像信号のデータ量が、前記記憶手段の記憶容量を越えたときに、オーバーフローが発生したことを検出する請求項1に記載の映像信号処理装置。

【請求項7】前記映像信号には、画面内で閉じた情報による符号化ピクチャであるIピクチャを定期的に挿入し、このIピクチャが少なくとも1枚入ったピクチャ群であるGOPが規定されており、

前記第1の記憶手段は、1個のGOPに属するピクチャのデータ量より小さい記憶容量を有する請求項1に記載の映像信号処理装置。

【請求項8】前記第1の記憶手段および前記第2の記憶手段は、映像信号に加えて音声信号をも記憶する請求項1に記載の映像信号処理装置。

【請求項9】入力した映像信号を第1の記憶手段に記憶し、当該記憶した映像信号を前記第1の記憶手段から入力順に読み出して出力し、

前記第1の記憶手段にオーバーフローが発生したか否かを検出し、

前記第1の記憶手段から出力された映像信号を復号し、前記復号された映像信号を第2の記憶手段に入力して記憶し、前記オーバーフローが検出されていないときに、記憶された映像信号を前記第2の記憶手段から入力された順序で読み出して順次出力し、前記オーバーフローが検出されると、当該オーバーフローによって破綻した映像信号のピクチャの直前のピクチャを復号した映像信号を継続して出力する映像信号処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、映像信号処理装置およびその方法に関する。

【0002】

【従来の技術】画像処理技術や信号処理技術の進展により、映像（動画像）信号を圧縮符号化する種々の方式が提案され、実用化されつつある。このような種々の映像符号化方式の中の高画質で高能率に符号化することができる方式の一つであり、広く使用されている方式にMPEG(Moving Picture coding Experts Group)による高品質動画符号化方式がある。

【0003】MPEG方式を採用したAV(Audio Visual)信号処理装置では、エンコーダにおいて、入力画面をピクチャタイプ(I(Intra coded)ピクチャ、P(Predictive coded)ピクチャ、B(Bidirectionally predictive coded)ピクチャ)に合わせて並べ替え、動き補償予測エンコード処理、DCT処理、量子化エンコード処理およびVLCエンコード処理を行う。そして、得られた映像信号を記録あるいは伝送した後に、デコーダにおいて映像信号を復号する。このとき、デコーダでは、逆VLC

C処理、量子化デコード処理、逆DCT処理および動き補償予測デコード処理を行う。なお、MPEG方式では、ランダムアクセスを可能にするために、画面内だけで閉じた情報による符号化ピクチャであるIピクチャを定期的に挿入し、このIピクチャが少なくとも1枚入ったピクチャ群であるGOP(Group Of Pictures)単位として処理を行う場合がある。

【0004】AV信号処理装置では、図4に示すように、デコーダ2の前段に入力バッファメモリとしてFIFO(First In First Out)メモリ3が備えられている。すなわち、映像信号S0が、FIFO3に入力されて記憶された後に、入力順に映像信号S3としてデコーダ2に出力される。映像信号S3は、デコーダ2においてデコードされ、映像信号S2として出力される。FIFO3は、通常、オーバーフローやアンダーフローが生じないように、映像信号S0の入力および映像信号S3の出力が制御されている。なお、ピクチャとは復号以前の圧縮信号をいい、フレームとは復号された後の映像信号をいう。

【0005】

【発明が解決しようとする課題】しかしながら、上述した従来のAV信号処理装置では、設定値以上の転送レートで入力されてしまった場合などが原因で、FIFO3にオーバーフローが生じると、デコーダ2に出力される映像信号が欠落し、デコーダ2において正確なデコード処理を行うことができず、ブロックノイズなどが生じてしまうという問題がある。また、オーバーフローによって、FIFO3からデコーダ2に出力されるべきIピクチャが欠落すると、1GOPの間、画像が破綻してしまう。また、上述した従来のAV信号処理装置では、設定値以下の転送レートで入力されてしまった場合などが原因で、FIFO3にアンダーフローが生じると、アンダーフローが解消され必要な映像信号S2がデコーダ2に出力されるまで、デコーダ2から映像信号S2が出力されなくなり、画像がフリーズする。

【0006】本発明は、上述した従来技術に鑑みてなされ、デコーダの前段に設けられたFIFOがオーバーフローしたときの画質の劣化を最小限に抑え、高品質の画像を安定して出力できる映像信号処理装置およびその方法を提供することを目的とする。

【0007】

【課題を解決するための手段】上述した従来技術の問題点を解決し、上述した目的を達成するために、本発明の映像信号処理装置では、入力した映像信号を記憶し、当該記憶した映像信号を前記入力順に読み出して出力する第1の記憶手段と、前記第1の記憶手段にオーバーフローが発生したか否かを検出するオーバーフロー検出手段と、前記第1の記憶手段から出力された映像信号を復号する復号手段と、前記復号された映像信号を入力して記憶し、制御信号に基づいて、記憶された映像信号を出力

する第2の記憶手段と、前記オーバーフロー検出手段の検出結果に基づいて、オーバーフローが発生したときに、当該オーバーフローの影響を受けていない同一の映像信号を継続して出力することを指示し、オーバーフローが発生していないときに、記憶された映像信号を前記入力された順序で読み出して順次出力することを指示する前記制御信号を前記第2の記憶手段に出力する制御手段とを有する。

【0008】また、本発明の映像信号処理装置は、好ましくは、前記制御手段は、前記オーバーフローが発生したときに、当該オーバーフローによって破綻した映像信号のピクチャの直前のピクチャを復号した映像信号を継続して出力することを指示する前記制御信号を前記第2の記憶手段に出力する。

【0009】本発明の映像信号処理装置では、通常動作時において、入力された映像信号が、第1の記憶手段に記憶され、当該記憶された映像信号が前記入力順に読み出されて、復号手段において復号された後に、第2の記憶手段に記憶される。そして、この復号された映像信号が、第2の記憶手段から、入力順に読み出されて出力される。一方、第1の記憶手段にオーバーフローが発生すると、オーバーフロー検出手段において当該オーバーフローが検出される。そして、制御手段から制御信号が第2の記憶手段に出力され、第2の記憶手段から、当該オーバーフローの影響を受けていない同一の映像信号、例えば、当該オーバーフローによって破綻した映像信号のピクチャの直前のピクチャを復号した同一の映像信号が継続して出力される。

【0010】

【発明の実施の形態】以下、本発明の実施形態に係わるAV信号処理装置およびその方法について説明する。図1は、本実施形態のAV信号処理装置1の構成図である。図1に示すように、AV信号処理装置1は、FIFOメモリ13、MPEGデコーダ12、メモリ14およびCPU(Central Processing Unit)15を有する。図2は、図1に示すFIFOメモリ13の構成を説明するための図である。図2に示すように、FIFOメモリ13は、DRAM(Dynamic Random Access Memory)22およびDRAMコントローラ21を有する。FIFOメモリ13は、CPU15からの制御信号S15aに基づいて、MPEG規格で圧縮符号化されたAV信号S0をピクチャ単位で入力して記憶し、入力された順序でAV信号S13としてMPEGデコーダ12に出力する。

【0011】DRAM22は、1GOP分のAV信号のデータ量より小さな記憶容量を備え、DRAMコントローラ21からの制御信号S21aに基づいて、AV信号S0をピクチャ単位で入力して記憶し、入力された順序でピクチャ単位でAV信号S13としてMPEGデコーダ12に出力する。DRAMコントローラ21は、DRAM22に入力されるAV信号S0のピクチャ数と、D

RAM22から出力されるAV信号S13のピクチャ数とをカウントし、「(DRAM22に

【0012】ところで、AV信号S0の各ピクチャのヘッダには、GOP内での表示順序を示す番号TR(Temproal Reference)が含まれている。DRAMコントローラ21は、DRAM22に

【0013】MPEGデコーダ12は、通常動作では、FIFOメモリ13からのAV信号S13を、逆VLC処理、量子化デコード処理、逆DCT処理および動き補償予測デコード処理して復号し、復号されたAV信号S12をメモリ14に出力する。また、MPEGデコーダ12は、CPU15から、デコード結果の破棄を示す制御信号S15bを入力すると、FIFOメモリ13において破綻したピクチャの影響がなくなるまで、デコード結果を破棄する。このとき、FIFOメモリ13においてオーバーフローが発生してから、破綻したピクチャの影響がなくなるまでに、最大1GOP分のデコード結果がMPEGデコーダ12において破棄される。

【0014】メモリ14は、CPU15からの制御信号S15cに基づいて、通常動作では、PEGデコーダ12からのデコード(復号)されたAV信号S12を順次に入力して記憶すると共に、記憶したAV信号S12のフレームを入力順に読み出して、AV信号S14として出力する。また、メモリ14は、CPU15からの制御信号S15cがフリーズを示す場合には、同じフレームのAV信号S14を継続して出力する。また、メモリ14は、CPU15からの制御信号S15cがフリーズ解除を示す場合には、前述した通常動作に戻る。

【0015】CPU15は、FIFOメモリ13から入力された信号S21bがオーバーフローを示すことを検出すると、信号S21bに示されるDRAM22に6

示されるMPEGデコーダ12においてデコード中のピクチャの番号TRとに基づいて、フリーズを示す制御信号S15cをメモリ14に出力する。具体的には、CPU15は、フリーズを示す制御信号S15cによって、破綻が特定されたピクチャの一つ前のピクチャを復号したフレームをメモリ14に記憶保持させ、このフレームのAV信号S14を継続して出力させるようにメモリ14を制御する。また、CPU15は、MPEGデコーダ12に、破綻したピクチャの影響がなくなるまでデコード結果を破棄することを示す制御信号S15bをMPEGデコーダ12に出力する。CPU15は、破綻したピクチャの影響が無くなると、フリーズ解除を示す制御信号S15cをメモリ14に出力する。

【0016】以下、図1および図2に示すAV信号処理装置1の動作について説明する。図3は、AV信号処理装置1の動作のフローチャートである。

ステップS1: 図2に示すDRAMコントローラ21において、DRAM22に

【0017】ステップS2: CPU15において、FIFOメモリ13から

【0018】ステップS3: CPU15からMPEGデコーダ12に制御信号S15bが出力され、破綻したピクチャの影響がなくなるまで、すなわち、フリーズが解除されるまで、MPEGデコーダ12においてデコード結果が破棄される。

【0019】ステップS4: 破綻したピクチャの影響が無くなると、CPU15からフリーズを解除することを

示す制御信号S15b、S15cが、それぞれMPEGデコーダ12およびメモリ14に出力される。これによって、MPEGデコーダ12およびメモリ14が通常動作に戻る。

【0020】以上説明したように、AV信号処理装置1によれば、FIFOメモリ13においてオーバーフローが発生した場合でも、オーバーフローによって破綻したピクチャの直前のピクチャを復号したフレームをAV信号S14として、破綻したピクチャの影響が無くなるまで、継続して出力する。その結果、破綻したピクチャの影響でMPEGデコーダ12において正確にデコードされなかったフレームが、AV信号S14として出力されることを効果的に防止でき、出力される画像にブロックノイズが発生することを効果的に抑制できる。

【0021】本発明は上述した実施形態には限定されない。例えば、上述した実施形態では、DRAMコントローラ21において、「(DRAM22に入力されたピクチャ数) - (DRAM22から出力されたピクチャ数)」が算出され、当該算出結果とRAM22の記憶容量とから、オーバーフローの検出を行っていたが、FIFOメモリ13として、オーバーフローを検出するオーバーフロー検出機能付きのものを用いてもよい。また、DRAMコントローラ21において、AV信号S0の入力レートと、AV信号S13の出力レートと、FIFO*

*メモリ13の記憶容量とに基づいて、FIFOメモリ13におけるオーバーフローを検出するようにしてもよい。

【0022】また、上述した実施形態では、AV信号を処理する場合を例示したが、本発明は、映像信号のみを処理する場合にも同様に適用できる。

【0023】

【発明の効果】以上説明したように、本発明によれば、第1の記憶手段がオーバーフローした場合に発生する画質の劣化を最小限に抑さえ、高画質な画像を安定して出力できる。

【図面の簡単な説明】

【図1】図1は、本発明の実施形態のAV信号処理装置の構成図である。

【図2】図2は、図1に示すFIFOメモリ13の構成を説明するための図である。

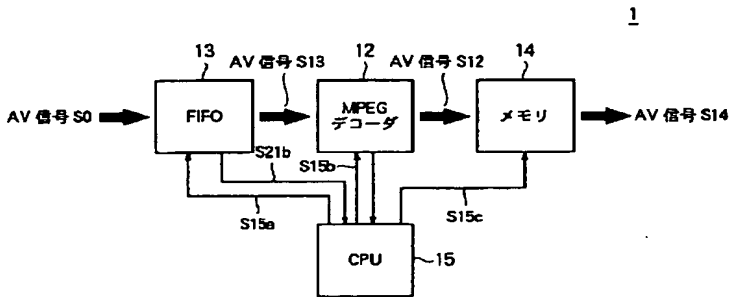
【図3】図3は、図1に示すAV信号処理装置の動作のフローチャートである。

【図4】図4は、従来のAV信号処理装置の構成図である。

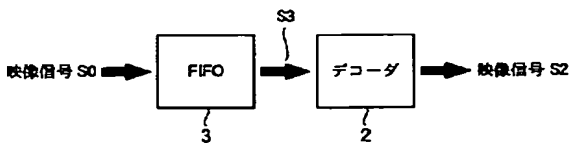
【符号の説明】

1…AV信号処理装置、2、12…MPEGデコーダ、3、13…FIFO、14…メモリ、15…CPU、21…DRAMコントローラ、22…DRAM

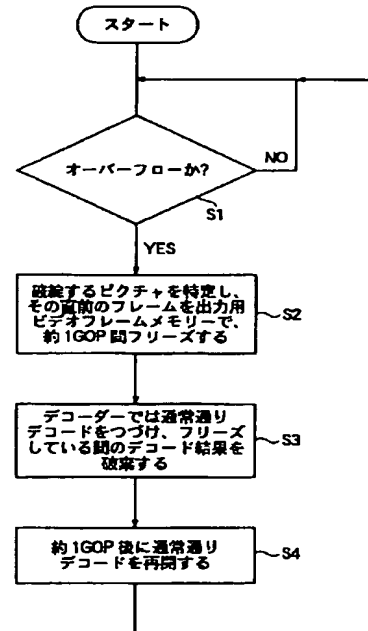
【図1】



【図4】



【図3】



【図 2】

